

COMITATO NAZIONALE PER L'ENERGIA NUCLEARE
Laboratori Nazionali di Frascati

LNF - 64/45
30 Luglio 1964.

**G. Penso e V. Silvestrini: UNA CATENA ELETTRONICA TRAN-
SISTORIZZATA PER ESPERIENZE CON L'ELETTROSINCROTRONE.**

(Nota interna: n. 257)

Nota interna: n. 257
30 Luglio 1964.

G. Penso^(x) e V. Silvestrini: UNA CATENA ELETTRONICA TRANSISTORIZZATA PER ESPERIENZE CON L'ELETTROSINCROTRONE. -

1. - INTRODUZIONE.

Descriviamo in questa nota l'elettronica transistorizzata che è stata costruita per l'esperienza Frascati- η . Essa è stata scritta principalmente per uso interno del gruppo: contiene pertanto, oltre a una sommaria descrizione dei singoli circuiti, anche informazioni di carattere pratico sul loro funzionamento.

I criteri che abbiamo seguito nel progettare l'elettronica qui descritta sono quelli derivanti dall'esigenza di ottenere in un tempo relativamente breve dei circuiti dal funzionamento sicuro, senza alcuna preoccupazione di fare dell'elettronica di avanguardia. Abbiamo quindi cercato di utilizzare il più possibile idee già collaudate. Parte dei circuiti (limiter, coincidenza, discriminatore e gate) sono copiati, salvo modifiche inessenziali, da quelli usati a Caltech: in particolare, dalla cosiddetta catena non professionale, usata in quei laboratori, e il cui progetto è dovuto principalmente a R. Gomez e A. Tollestrup.

Tutti i circuiti descritti sono stati costruiti in diverse copie dal laboratorio di elettronica di Frascati, e noi teniamo almeno un prototipo di ciascuno a disposizione di chi volesse provarli. Tutti i circuiti sono stati montati nello standard ESONE, con alimentatori da ± 24 Volt, 1 A. I connettori sono del tipo b. n. c., salvo che per l'ingresso dei limiter e amplificatori rapidi, dove abbiamo usato connettori IC 125. Le interconnessioni fra i vari circuiti sono state effettuate con cavi BICC 125 Ohm, di diametro 6 mm, adatto per b. n. c.; questo cavo è quello standard del CERN.

Vorremmo ringraziare R. Gomez e A. Tollestrup per avere posto a nostra disposizione gli schemi dell'elettronica da loro progettata. R. Gomez, inoltre, ha avuto gran parte anche nel progetto dei circuiti non ispi

(x) - Istituto Nazionale di Fisica Nucleare, Sezione di Roma e Istituto di Fisica dell'Università di Roma.

2.

rati a quelli di Caltech: ci siamo infatti sempre rivolti a lui per risolvere le nostre difficoltà, ottenendone sempre preziosi consigli. Anche molte discussioni con l'ing. M. Coli ci sono state di grande utilità.

Gli schemi di montaggio sono nati da discussioni con il nostro tecnico di gruppo M. Massimi, che ringraziamo anche per la perizia con cui ha realizzato i prototipi.

2. - LIMITER.

A parte alcune modifiche, si tratta di un circuito progettato a Caltech ed utilizzato in quei laboratori già per molti esperimenti. Lo schema elettrico del circuito di Caltech è dato in fig. 1.

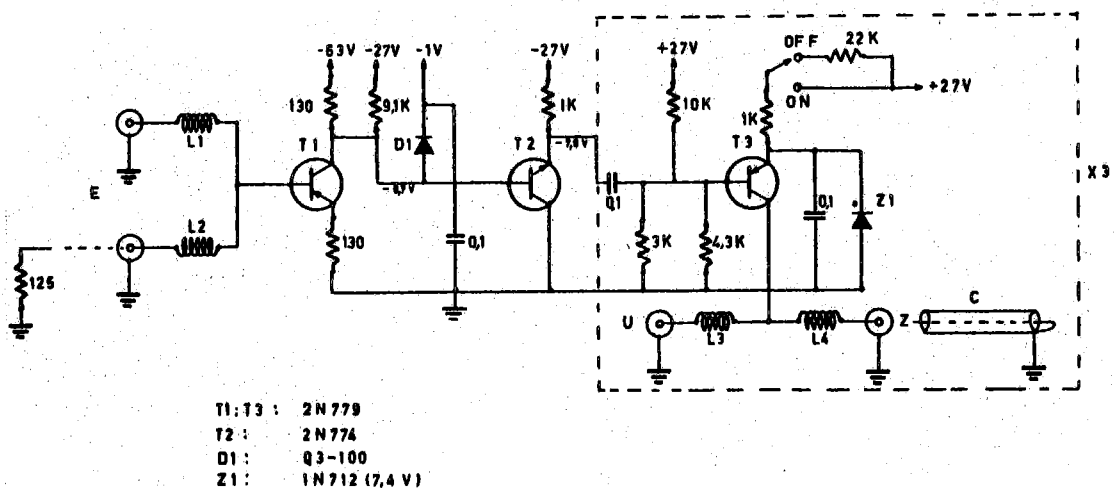


FIG. 1

Il transistor T_1 inverte l'impulso di ingresso. Il diodo D_1 taglia gli impulsi superiori a 1 Volt. L'emitter follower T_2 fornisce su bassa impedenza un impulso positivo che spegne i 20 mA che T_3 conduce. Di questi 20 mA, 10 vengono assorbiti dal clipper C, e 10 vanno in uscita U. La durata dell'impulso di uscita, che determina il potere risolutivo della successiva coincidenza, è fissato dalla lunghezza del clipper C.

Unico inconveniente notevole da noi riscontrato in questo circuito, è il fatto che esso non sopporta impulsi in ingresso superiori a 3 Volt; per impulsi superiori a 3 V il transistor invertitore T_1 esce di caratteristica, mandando in ingresso a T_2 impulsi negativi.

Abbiamo trovato praticamente inutili le induttanze di adattamento L_1 , L_2 , L_3 , L_4 e il dispositivo di esclusione delle uscite.

I transistori usati in questo circuito sono inoltre ormai superati. Abbiamo pertanto adottato quale schema di limiter da utilizzare nel no-

stro esperimento quello mostrato in fig. 2.

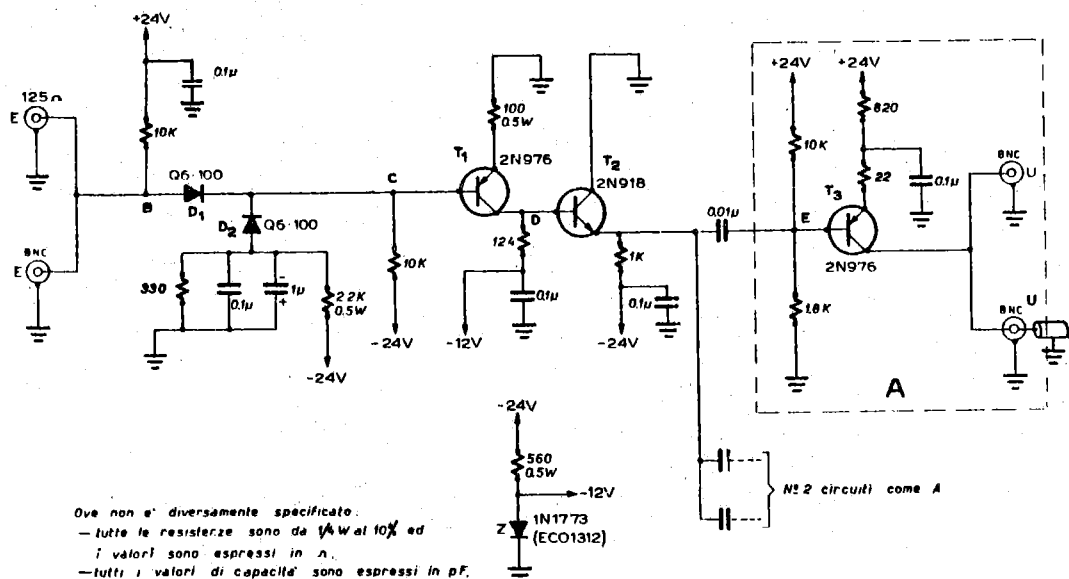


FIG. 2

I diodi D_1 , D_2 sono stati introdotti per evitare che in ingresso a T_1 si presentino impulsi di ampiezza superiore a ~ 3 V. Va notato che il circuito è sempre adattato in ingresso, sia per impulsi minori che maggiori di 3 V. Infatti se $V_{in} < \sim 3$ V, D_2 è sempre spento e in parallelo alla resistenza di adattamento in ingresso vi è solo l'elevata impedenza di ingresso di T_1 . Se $V_{in} > \sim 3$ V, D_2 entra in conduzione, ma D_1 si spegne, per cui ancora in parallelo alla resistenza di adattamento si trova una impedenza elevata. Questa idea è dovuta a R. Visentin.

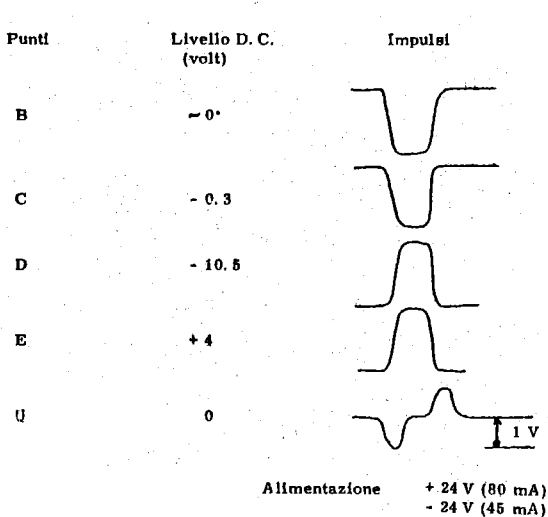


FIG. 3

La resistenza da 22 Ohm di controreazione a T_3 è stata introdotta per evitare che il circuito dia una uscita formata per impulsi di ingresso troppo piccoli. Il circuito funziona correttamente per impulsi di ingresso compresi fra 0.5 e 20 Volt.

Nell'usare il circuito, occorre prestare attenzione a che sia sempre inserito il clipper (o un tappo da 125 ohm) in uscita per evitare che il transistor T_3 si rovini.

In fig. 3 sono mostrati gli impulsi e i livelli di continua in alcuni punti dello schema di fig. 2.

4.

Il tempo di salita degli impulsi di uscita è di ~ 3 nsec. In fig. 4 è mostrata la fotografia del montaggio.

3. - COINCIDENZA.

Si tratta di un circuito progettato a Caltech, che abbiamo adottato praticamente senza alcuna modifica. Lo schema è mostrato in fig. 5.

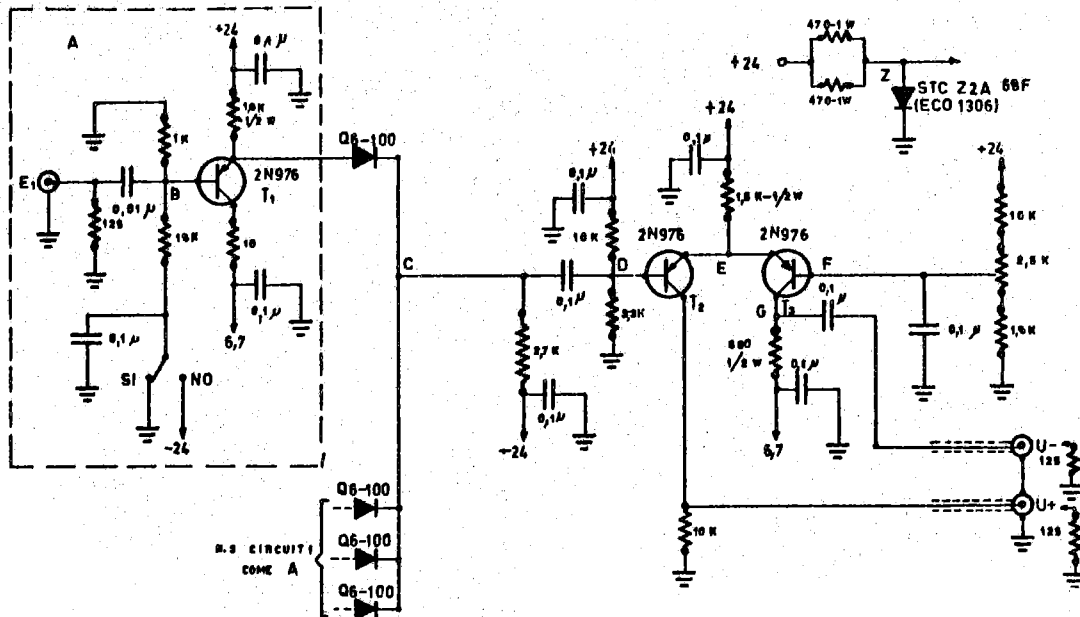


FIG. 5

La coincidenza è a diodi, ciascuno preceduto da un emitter follower. Quattro interruttori permettono di accendere (posizione SI) o di spegnere (posizione NO), i corrispondenti diodi, variando la tensione di base del transistor di ingresso T_1 .

Per ottenere una coincidenza n-pla ($n = 1, 2, 3, 4$), basta porre sulla posizione SI n interruttori e sulla posizione NO i rimanenti $4-n$. In questa situazione sono necessari in entrata n impulsi negativi da ~ 1 Volt, che spengono i corrispondenti diodi, per avere in uscita un impulso positivo ed uno negativo di ampiezza pari a ~ 1.4 e ~ 1.1 Volt rispettivamente. La durata dell'impulso di uscita è pari alla durata del prodotto degli n impulsi di ingresso. Se $n < 4$ si possono utilizzare le rimanenti $4-n$ entrate come anticoincidenza. Gli interruttori corrispondenti alle entrate in anticoincidenza devono essere posti in posizione NO. In queste condizioni l'impulso di anticoincidenza deve essere positivo di ampiezza ≥ 1 Volt, e di durata leggermente maggiore di quelli di coincidenza. Per questa ragione, abbiamo costruito un allungatore rapido (vedi paragrafo 4) che fornisce un impulso positivo di durata prefissabile.

Lo stadio di uscita della coincidenza è costituito da due transistors (T_2 e T_3) posti in una configurazione frequentemente usata nei circuiti.

ti di Caltech (vedi discriminatore e gate lineare).

Regolando opportunamente la tensione di base di T_3 (mediante un micropot da 2.5 Kohm posto sul pannello frontale) il transistor T_2 è mantenuto interdetto, mentre T_3 conduce tutti i 12 mA che fluiscono attraverso la resistenza da 1.5 K in comune ai due emitter. In queste condizioni un impulso negativo è maggiore o uguale di 0.5 Volt inviato sulla base di T_2 è sufficiente ad invertire lo stato di conduzione dei due transistor. Si hanno così due impulsi di segno opposto sui collettori di T_2 e T_3 .

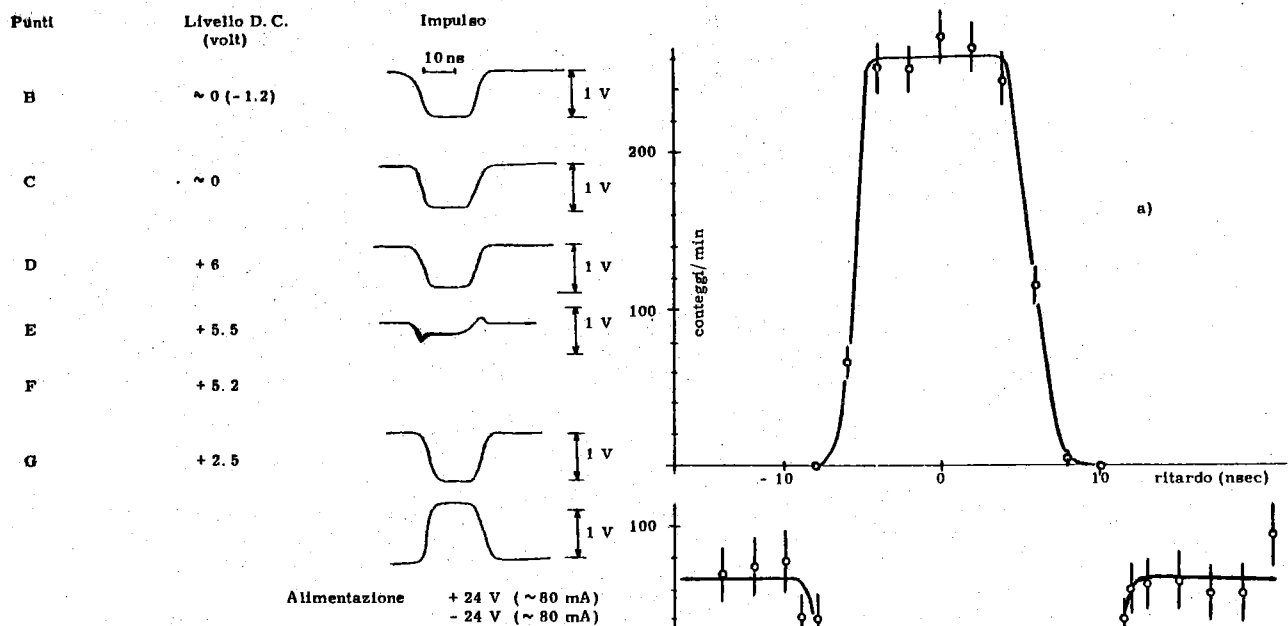


FIG. 6

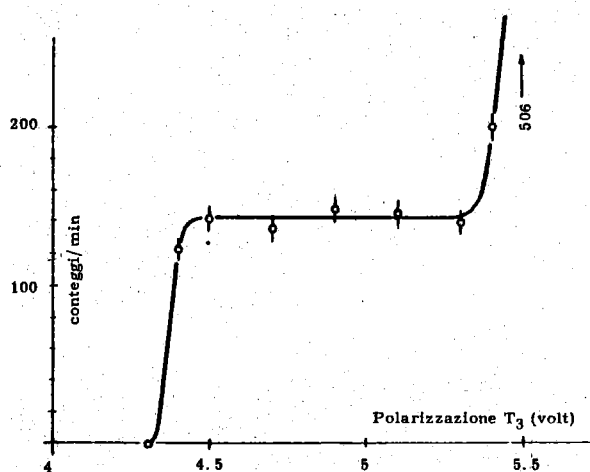


FIG. 8

FIG. 7 - a) curva di ritardo di coincidenza; b) curva di ritardo di anticoincidenza.

In fig. 6 sono mostrati gli impulsi e indicati i livelli di continua in alcuni punti dello schema di fig. 5. Il tempo di salita degli impulsi di uscita è ~ 4 nsec. In fig. 7a è mostrata una curva di ritardo di coincidenza, in fig. 7b una curva di ritardo di anticoincidenza: esse sono state ottenute mediante coincidenze

triple in raggi cosmici. In fig. 8 è mostrata una curva di conteggi di coincidenze triple in funzione della tensione di base del transistor T_3 . In fig. 9 è riportata una fotografia del montaggio.

6.

La catena limiter-coincidenza è stata provata con un impulsatore a una frequenza di 10 megacicli/sec, senza che mostrasse segni di sovraffollamento.

4. - ALLUNGATORE RAPIDO.

Per utilizzare uno degli ingressi delle coincidenze come antieo coincidenza è necessario un impulso positivo di durata superiore a quella degli impulsi (negativi) fra cui si fa coincidenza.

Abbiamo pertanto progettato un allungatore rapido, il cui schema è mostrato in fig. 10.

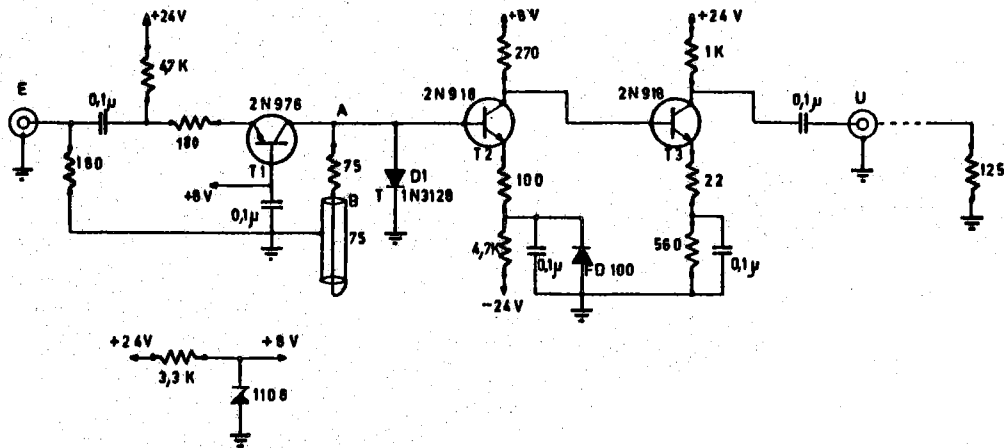


FIG. 10

Il transistor T_1 funge da generatore di corrente (~ 5 mA). Questo generatore di corrente è applicato al parallelo del tunnel D_1 e di una resistenza da 75 ohm. Si ha in questa situazione una sola condizione di equilibrio stabile per il tunnel (vedi fig. 11, posizione A).

Se in ingresso si ha un impulso positivo, esso inietta corrente nel tunnel, mentre la retta di carico ha dinamicamente una pendenza di 150 ohm (per tutto il tempo che impiega l'impulso a percorrere avanti e indietro il cavo da 75 ohm). Se l'impulso in ingresso è sufficientemente grande da portare la retta di carico dinamica a superare il picco P, una volta terminato l'impulso di ingresso il tunnel si pone in posizione B, e qui rimane fino a che l'impulso non ha percorso nei due sensi il cavo da 75 ohm: a questo punto la retta di carico riassume una pendenza di 75 ohm, e il tunnel si riporta nella unica posizione di equilibrio che gli resta disponibile (posizione A). Va notato che poichè il tunnel ha una impedenza di pochi ohm, il cavo da 75 ohm risulta adattato e non si hanno riflessioni.

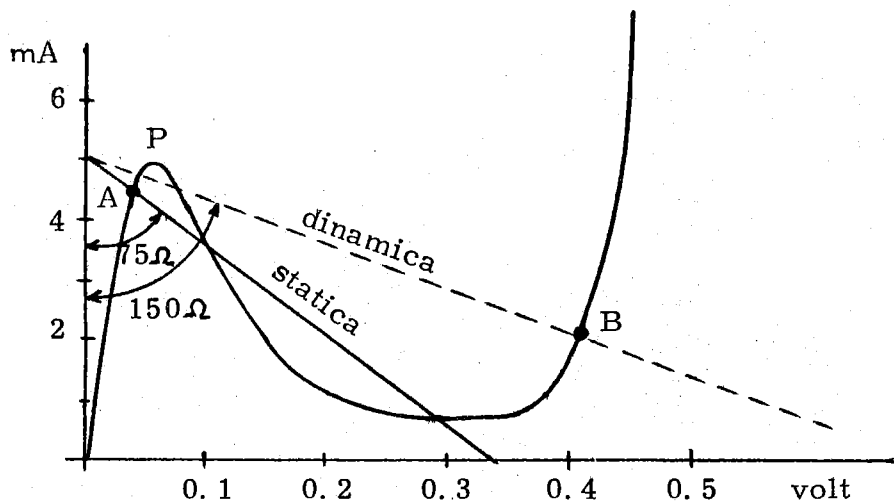


FIG. 11 - Caratteristica e rette di carico per il tunnel D_1 .

Il transistor T_2 amplifica e inverte l'impulso allungato; si spegne di conseguenza il transistor T_3 , e si ha in uscita un impulso di circa 10 mA.

Questo circuito funziona anche come discriminatore. La soglia può essere regolata variando la corrente statica che passa attraverso il diodo tunnel.

Ingresso: impulsi positivi di ampiezza > 0.4 V

Uscita: impulsi positivi di ampiezza ~ 10 mA; durata doppia del tempo di percorrenza del cavo da 75 ohm; tempo di salita ~ 4 nsec.

Tempo morto: pari alla durata dell'impulso di uscita.

Le tensioni statiche e gli impulsi in alcuni punti del circuito sono mostrati in fig. 12; In fig. 13 è riportata una fotografia del montaggio.

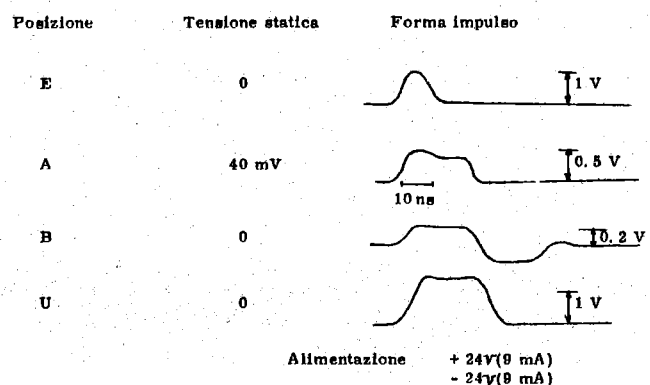


FIG. 12

5. - DISCRIMINATORE.

Lo schema del discriminatore riportato in fig. 14 è stato progettato a Caltech. Abbiamo solamente sostituito i transistor con altri più veloci, ed aggiunto uno stadio di uscita (T_8 e T_9).

La discriminazione vera e propria è ottenuta mediante il diodo tunnel D_1 (1N3129). La corrente I che attraversa D_1 in condizioni statiche è la somma $I_1 + I_2$ delle correnti di collettore di T_1 e T_2 . Quest'ultima è variabile mediante un Helipot da 1 Kohm che regola la tensione di base di T_2 . Fissata I vi sono due punti stabili di lavoro per il tunnel D_1 (posizioni 1 e 2 in fig. 15). In realtà, a causa della reazione ottenuta tramite i transistor T_3 , T_4 , T_5 e T_6 solo la posizione 1 è stabile. Se infatti il tunnel si porta

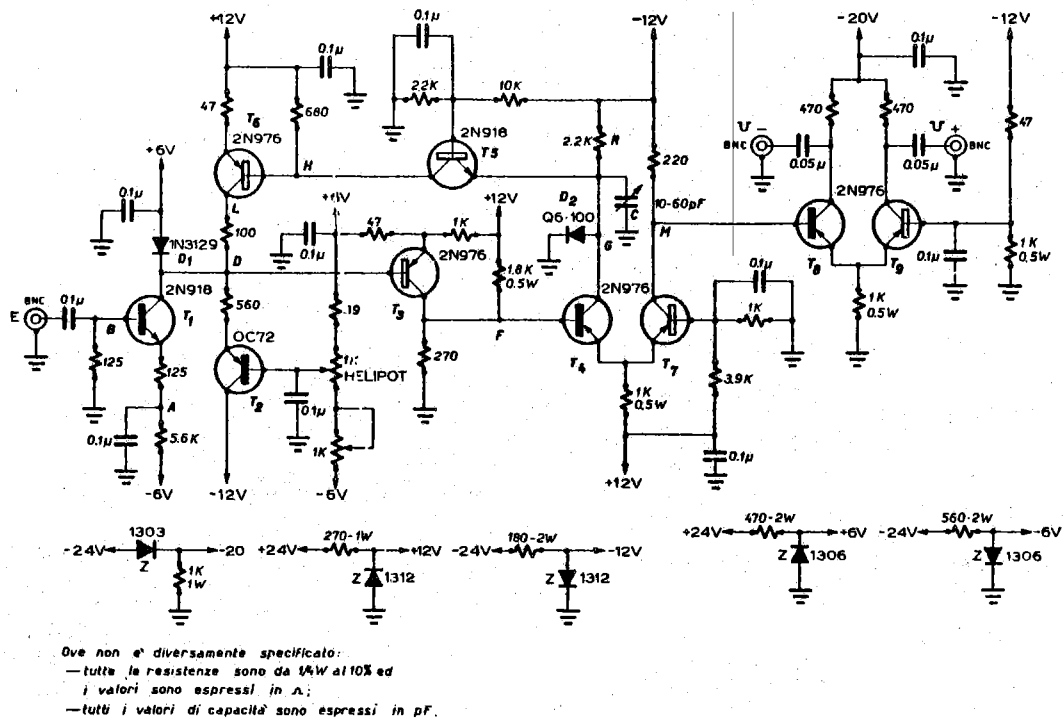


FIG. 14

nella posizione 2, la tensione di ~ 0.5 V che si trova ai suoi capi viene amplificata da T_3 ed è così sufficiente a spegnere T_4 . La capacità C (inizialmente carica a ~ 0.4 Volt determinati da D_2) si carica verso la tensione di -12 Volt con una costante di tempo RC (v. fig. 14; $R = 2.2$ Kohm). La carica viene interrotta non appena la tensione ai suoi capi raggiunge la tensione di accensione di T_5 . Si ha allora sul collettore di T_5 un impulso negativo che accende T_6 . Infine lo impulso di corrente sul collettore di T_6 riporta il tunnel dalla posizione 2 alla posizione 1. Notiamo che il ritorno del diodo tunnel allo stato 1 avviene con un ritardo rispetto all'arrivo dell'impulso in entrata; questo ritardo è dovuto al tempo che impiega la tensione ai capi di C per raggiungere la soglia di accensione di T_5 . Perciò variando C si ottiene una regolazione della durata dell'impulso di uscita.

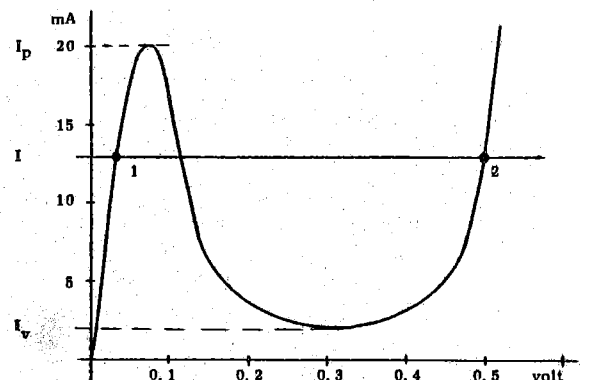


FIG. 15

La tensione di soglia vale $\sim (I_p - I) \times 125$ ohm (v. figg. 14 e 15). I deve essere compreso tra I_v e I_p . Se $I > I_p$ il circuito non ha uno stato stabile e multivibra. Viceversa se $I < I_v$ non vi è lo stato quasi stabile 2 (v. fig. 15); in queste condizioni, come si può vedere facilmente, l'impulso di uscita ha una durata pari a quella della frazione sopra soglia dell'impulso di ingresso. La soglia è variabile da 0 a 2.2 Volt. In pratica per evitare di avvicinarsi troppo alla zona di instabilità, la soglia minima viene fissata intorno a 0.1 V mediante il potenziometro da 1 Kohm posto in serie all'Helipot.

Bloccando il punto B e sbloccando il punto A (v. fig. 14), il discriminatore funziona per impulsi negativi che entrino in A. In fig. 16 sono riportate le tensioni statiche e gli impulsi in vari punti del circuito. In fig. 17 è mostrata una fotografia del montaggio.

Ingresso: impulsi positivi; discrimina fra 0.1 e 2.2 Volt.

Uscita: impulso positivo e negativo da ~ 1.2 Volt; tempo di salita ~ 4 nsec; durata variabile fra ~ 20 e ~ 60 nsec.

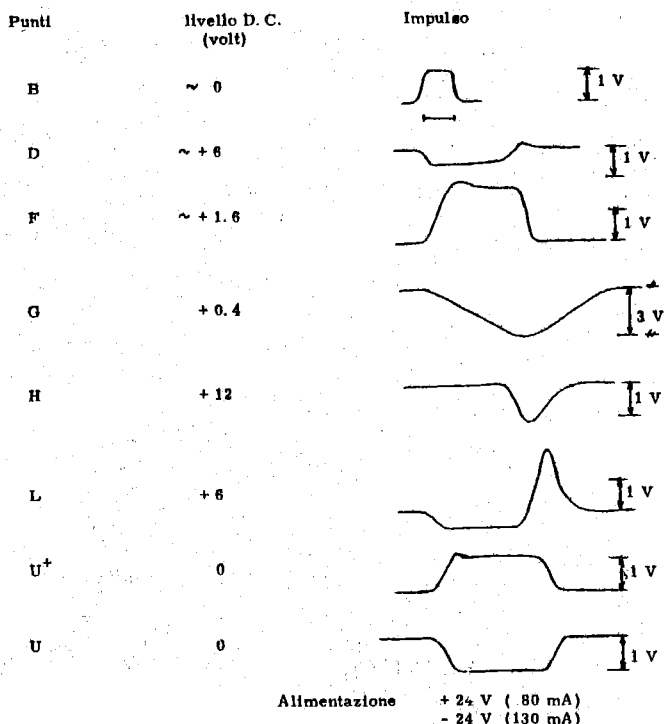
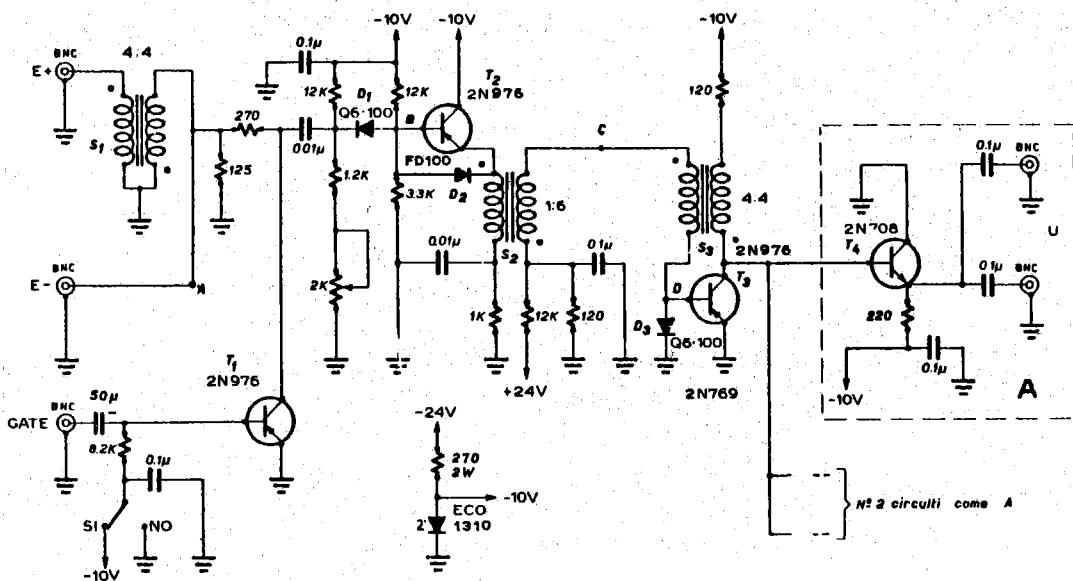


FIG. 16

6. - TRIGGER CON GATE.

Lo schema di questo circuito è mostrato in fig. 18. Esso viene utilizzato per il comando delle scale di conteggio. L'impulso di ingresso può essere positivo o negativo a seconda dell'entrata utilizzata. Tale im



Ove non è diversamente specificato:
 - tutte le resistenze sono da 1/4W al 10% ed i valori sono espressi in Ω;
 - tutti i valori di capacità sono espressi in pF.

FIG. 18

pulso viene discriminato mediante il diodo D_1 ed inviato sull'emitter follower T_2 . Regolando il potenziometro da 2 Kohm posto prima di D_1 si varia il livello di discriminazione e conseguentemente la soglia del trigger. La parte di segnale che supera il livello di discriminazione, viene amplificata dal trasformatore S_2 ed inviata sul blocking oscillator costituito dal transistor T_3 e dal trasformatore S_3 .

La durata dell'impulso del blocking oscillator dipende da molti parametri tra cui principalmente il numero di spire di S_3 . Nel caso di fig. 18 essa è di $\sim 1.2 \mu\text{s}$. L'ampiezza è lievemente inferiore alla tensione di alimentazione del collettore di T_3 ($\sim 9 \text{ V}$). Il blocking oscillator è seguito da tre emitter follower in parallelo che forniscono in tutto sei uscite. I diodi D_2 e D_3 servono a proteggere i rispettivi transistor T_2 e T_3 .

Vi è inoltre, all'ingresso del circuito, un gate costituito dal transistor T_1 : se l'interruttore posto sulla base di T_1 è in posizione SI, il transistor è praticamente un corto verso massa per l'impulso di ingresso al trigger. In queste condizioni non si hanno impulsi in uscita del trigger stesso. Ponendo invece l'interruttore in posizione NO, il trigger funziona normalmente. Il passaggio dal primo stato al secondo, può essere effettuato anche elettronicamente ponendo l'interruttore in posizione SI ed inviando un impulso positivo di ampiezza 0.5 - 1 Volt sulla base di T_1 . Nel nostro caso tale impulso è il gate macchina ed ha una durata pari a quella degli impulsi del fascio dell'elettrosincrotrone.

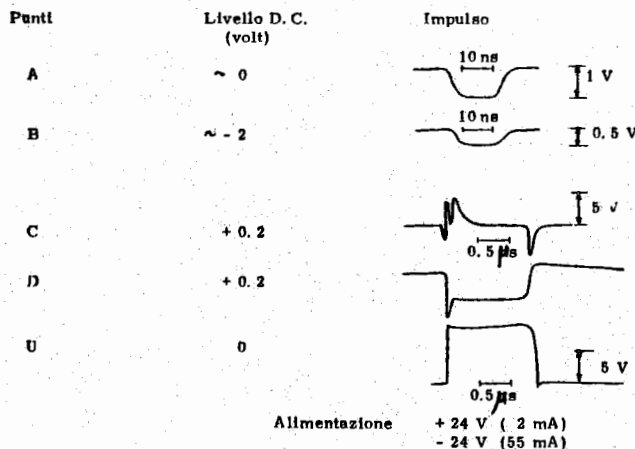


FIG. 19

Il blocking oscillator montato in questo circuito ha una soglia molto netta, tanto da poterlo utilizzare come discriminatore. Però il ritardo dell'impulso di uscita rispetto all'impulso di entrata dipende dalla ampiezza dell'entrata stessa, e cresce vicino a soglia; ciò non permette di inviare direttamente l'uscita di questo discriminatore in una coincidenza.

la ma non nulla. Perciò il blocking oscillator riesce ugualmente a partire purchè l'impulso di entrata sia sufficientemente ampio. In pratica con l'interruttore in posizione SI, la soglia del trigger aumenta di un fattore ~ 20 .

Notiamo infine che quando T_1 è in conduzione (interruttore su SI) esso presenta per l'impulso d'ingresso al trigger una impedenza piccola

In fig. 19 sono mostrate le tensioni statiche e gli impulsi in alcuni punti del circuito di fig. 18. In fig. 20 è data una fotografia del montaggio.

Ingresso: impulsi negativi o positivi $\geq 0.3 \text{ Volt}$.
Uscita: impulsi positivi; ampiezza $\sim 7 \text{ Volt}$; durata $\sim 1.2 \mu\text{sec}$. Tempo morto del blocking oscillator: $\sim 1.5 \mu\text{sec}$. Massima frequenza di ripetizione può essere portata a 500 Kcicli/sec, modificando il solo stadio di uscita.

7. - AMPLIFICATORE RAPIDO.

Per effettuare l'analisi in ampiezza di un contatore, è spesso necessario disporre di un amplificatore lineare, che goda delle seguenti proprietà:

- la sua amplificazione sia stabile con la temperatura e relativamente indipendente dalle caratteristiche dei particolari transistors montati;
- abbia un tempo di salita < 5 nsec e amplificazione ≈ 10 ;
- sia in grado di sopportare affollamenti elevati.

Abbiamo pertanto progettato un amplificatore accoppiato completamente in continua, e che gode delle proprietà dette. Lo schema è mostrato in fig. 21.

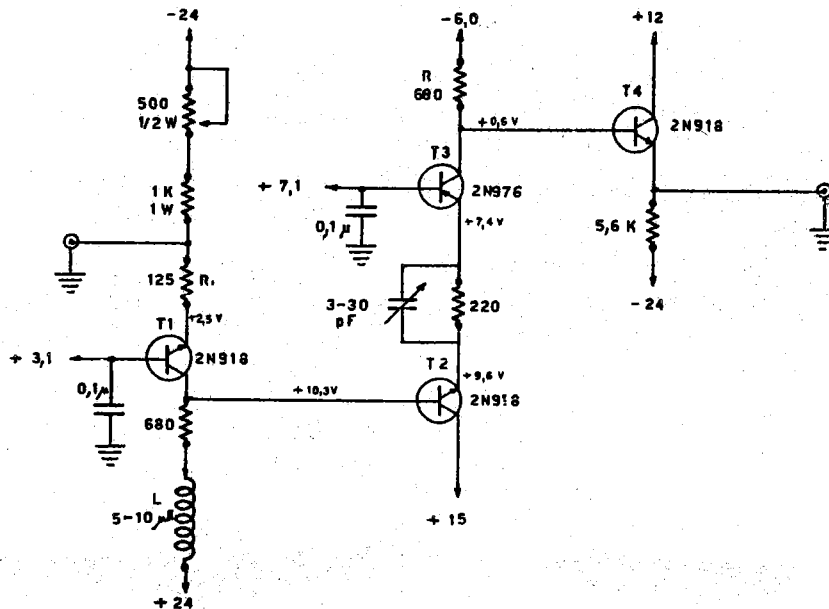


FIG. 21

Il primo transistor T_1 a base bloccata amplifica circa 1 in corrente e circa 5 in tensione. L'emitter follower T_2 amplifica in corrente ed accoppia il primo stadio a un secondo stadio amplificatore (T_3). Quest'ultimo ha un guadagno in tensione di ~ 3 . L'emitter follower T_4 fornisce una uscita su bassa impedenza.

Le caratteristiche di questo amplificatore sono le seguenti: Ingresso: positivo, su impedenza di 125 ohm; Fattore di amplificazione $A = \sim 15$; Tempo di salita: ~ 4 nsec; Banda passante 0 - 80 Mcicli/sec; Saturazione a circa 6 Volt in uscita.

L'amplificazione A è data in prima approssimazione da $A = (R_2/R_1)(R_4/R_3)$, ed è perciò ampiamente indipendente dalle caratteristiche dei transistors e dalla temperatura. È stato verificato che passando da $\sim 20^\circ\text{C}$ a $\sim 80^\circ\text{C}$ l'amplificazione varia di meno dell'1%.

Il tempo di salita dipende dai transistors usati, ed è stato minimizzato con l'introduzione delle impedenze di compensazione L e C.

Per evitare di dovere porre particolare cura nell'azzerare i livelli di continua in entrata ed in uscita, abbiamo realizzato anche una versione con ingresso ed uscita accoppiati in A. C., di cui mostriamo lo schema in fig. 22. Dell'amplificatore D. C. è stata inoltre realizzata una versione migliorata da M. Coli e che verrà descritta altrove.

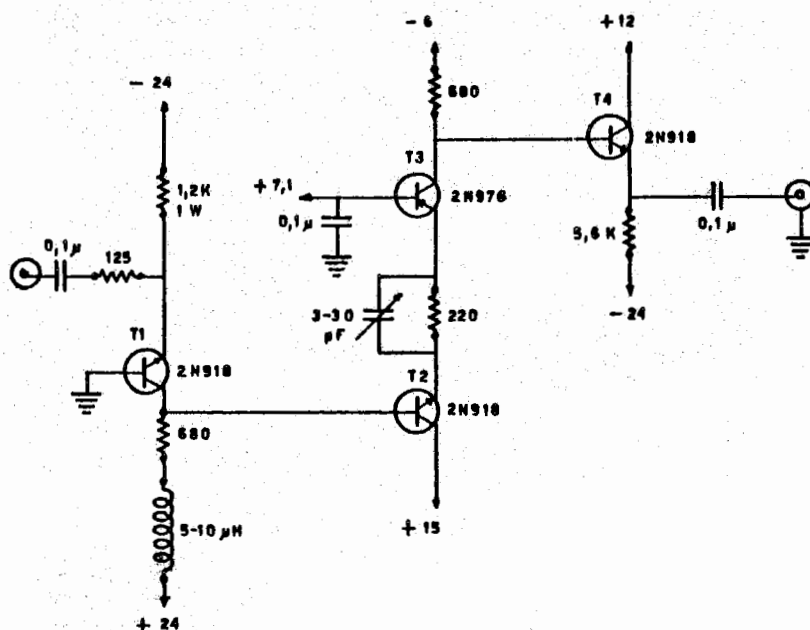


FIG. 22

8. - GATE LINEARE.

Lo schema di questo circuito, dovuto a R. Gomez, è riportato in fig. 24. Esso comprende due parti distinte: l'univibratore rapido (T_2 , T_3) preceduto da uno stadio amplificatore (T_1) ed il gate vero e proprio (T_4 , T_5 , T_6 , T_7).

L'UNIVIBRATORE.

Esso è costituito da transistors T_2 e T_3 accoppiati tra di loro mediante una reazione positiva. In condizioni stazionarie T_2 ha la base polarizzata a -0.4 V dal diodo D_3 ; esso dunque conduce 5 mA mentre T_3 , avendo la base a massa, è interdetto. Se in ingresso si ha un impulso negativo di ampiezza $\geq \sim 0.5$ Volt lo stato di conduzione dei due transistors si inverte: lo impulso di corrente in T_3 provoca ai capi dell'induttanza L una tensione oscillante fortemente smorzata in cui la prima semionda positiva prevale sulle successive. La reazione positiva è effettuata inviando tale semionda sulla base di T_2 tramite il diodo D_4 ed un condensatore variabile da 10 a 60 pF che permette di regolare la durata della oscillazione, e perciò anche dell'impulso finale prelevato sul collettore di T_2 . Tale impulso negativo ha un'ampiezza

za di 1 V ed una durata variabile da ~ 20 ns a ~ 60 ns. Il suo tempo di salita è ~ 4 ns senza carico, mentre con il gate collegato all'univibratore esso vale ~ 6 ns:

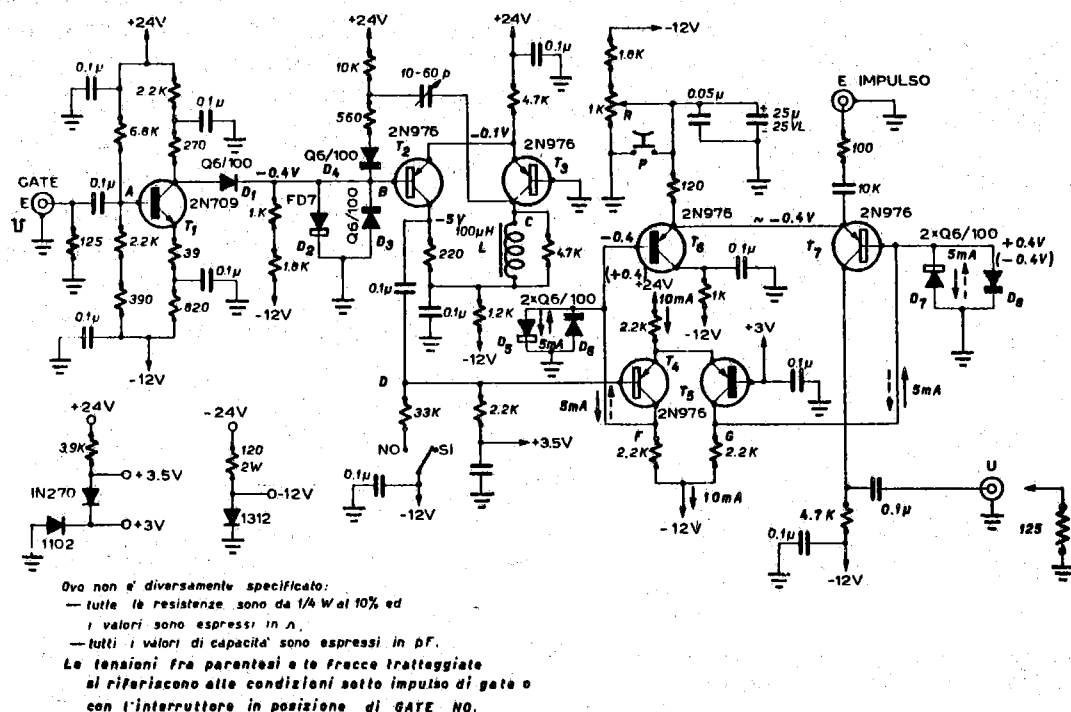


FIG. 24

Il vantaggio principale di questo tipo di univibratore è quello di potere fornire impulsi di durata relativamente breve (10 - 20 ns) e praticamente indipendente dall'ampiezza dell'impulso d'entrata.

IL GATE.

L'entrata accetta impulsi positivi ed è adattata a 125 ohm, sia che il gate sia aperto o chiuso. Infatti nei due casi vi è sempre uno dei due transistor d'ingresso, T_6 o T_7 , acceso, il quale presenta sull'emitter una impedenza di ingresso di pochi ohm. Nel caso di gate chiuso (assenza di impulso dall'univibratore), T_6 è acceso e T_7 spento: l'impulso di ingresso viene allora scaricato a terra tramite T_6 e la capacità da $0.1 \mu\text{F}$ posta sul suo collettore. Nel caso di gate aperto T_6 si spegne, mentre T_7 si accende e lascia passare l'impulso di ingresso. In questo caso l'amplificazione in corrente di T_7 è praticamente uguale ad uno.

Esaminiamo ora il funzionamento del gate in condizioni statiche, e sotto impulso di gate. In condizioni stazionarie la base di T_6 (T_7) è polarizzata a -0.4 V ($+0.4$ V), mediante il diodo D_6 (D_8) che conduce una corrente di 5 mA (freccia a tratto continuo sulla fig. 24). T_5 e T_6 sono accesi, mentre T_4 e T_7 sono spenti.

Quando l'univibratore invia un impulso negativo di 1 V sulla base di T_4 , questo si accende, mentre T_5 si spegne. Di conseguenza i 5 mA che prima fluivano attraverso D_6 e D_8 cambiano verso e fluiscono ora attraverso D_5 e D_7 (freccia tratteggiata); le polarizzazioni delle basi di T_6 e T_7 cambiano perciò segno, portando così T_6 all'interdizione e T_7 in conduzione.

PIEDESTALLO.

Se l'impulso di gate manda effettivamente in conduzione T_7 , come precedentemente descritto, si ha in uscita un impulso simile a quello dell'univibratore (pedestallo), al quale si va a sommare l'eventuale impulso che attraversa il gate. Tale pedestallo può però essere reso piccolo a piacere, regolando opportunamente la tensione degli emitter di T_6 e T_7 mediante il potenziometro R da 1 Kohm. L'impulso di gate non porta allora T_7 in conduzione, bensì al limite di condurre, mentre è l'impulso che attraversa il gate che accende T_7 . In queste condizioni di lavoro il gate non è lineare per impulsi di ampiezza inferiore a 0.2 V. Si può viceversa accettare in uscita un pedestallo dell'ordine di ~ 0.2 V ed avere buona linearità fino a 0 Volt. Una curva di linearità è riportata in fig. 25.

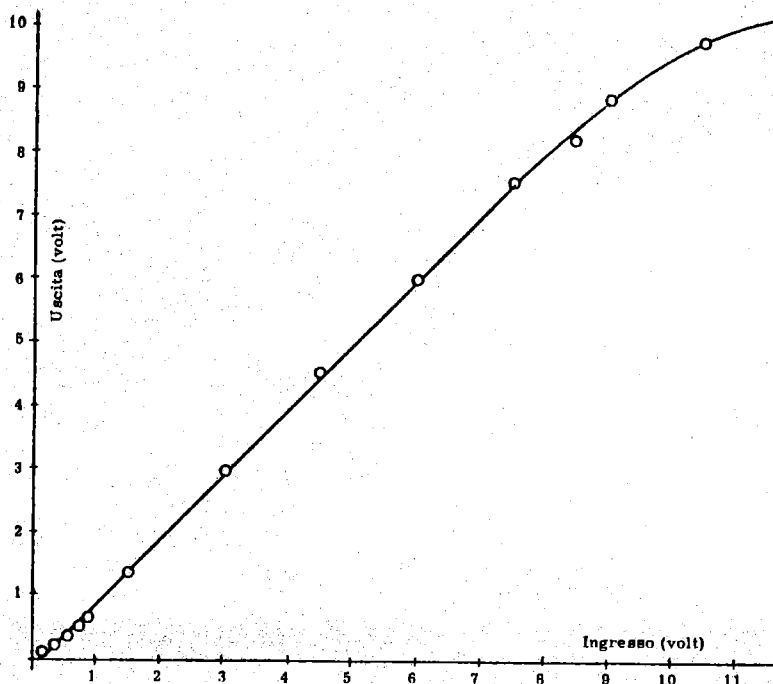


FIG. 25

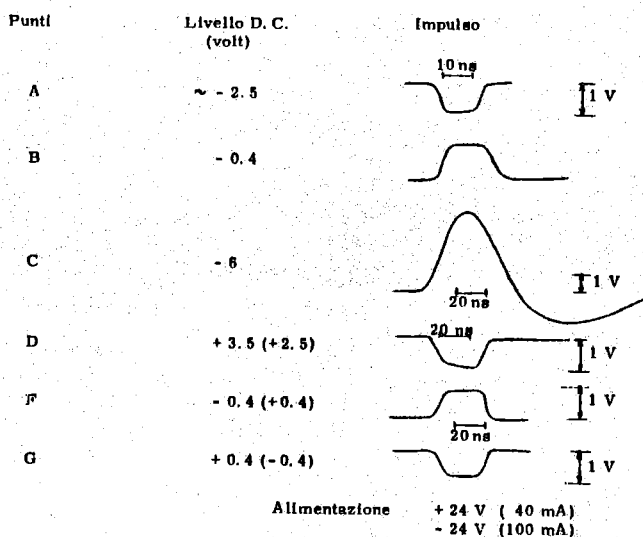


FIG. 26

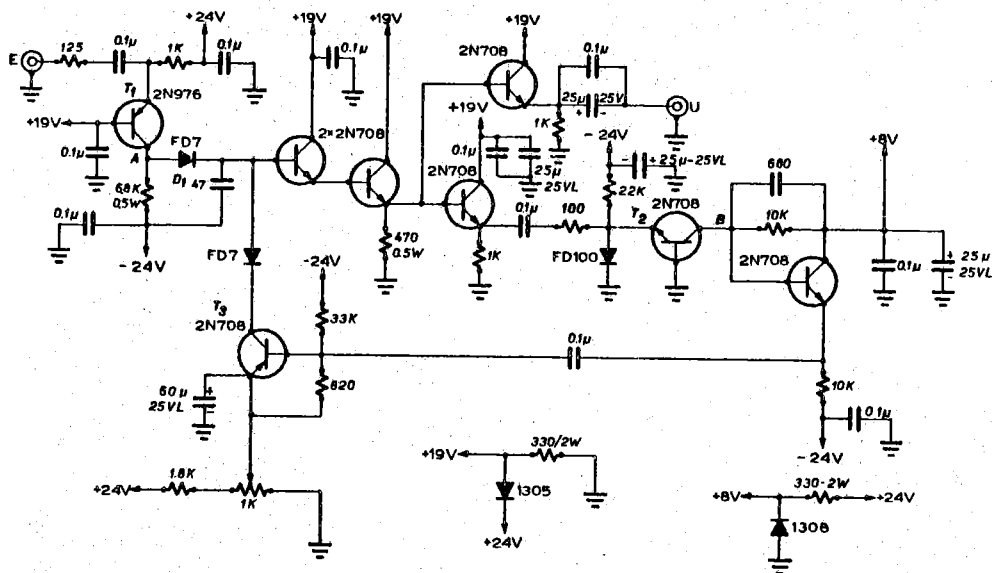
Il pulsante P posto in parallelo al potenziometro R permette di fare apparire il pedestallo in uscita, onde potere procedere più facilmente alla messa in tempo dell'impulso d'entrata.

In fig. 26 sono riportate le tensioni statiche e gli impulsi in diversi punti del circuito.

In fig. 27 è riportata una fotografia del montaggio del gate lineare.

9. - INTEGRATORE FORMATORE.

Per misurare l'energia che una particella carica perde in un contatore, conviene misurare la carica fornita dal fototubo anzichè l'ampiezza dell'impulso: e ciò è tanto più vero se il contatore è grande, perchè in questo caso la proporzionalità fra carica e ampiezza può non essere conservata a causa di fluttuazioni nel tempo di raccolta della luce.



Ove non è diversamente specificato:
 - tutte le resistenze sono da 1/4 W al 10% ed i valori sono espressi in Ω ;
 - tutti i valori di capacità sono espressi in pF.

FIG. 28

Quando effettuiamo l'analisi degli impulsi di un contatore, facciamo pertanto seguire il gate lineare da un integratore il quale dà in uscita un impulso di ampiezza proporzionale alla carica dell'impulso di ingresso e di durata fissata ($\sim 1 \mu\text{sec}$). Lo schema del nostro integratore è mostrato in fig. 28. Il transistor T_1 a base bloccata amplifica ~ 1 in corrente, ma ha una impedenza di uscita assai elevata (circa uguale alla resistenza di carico sul collettore = 6.8 Kohm). La capacità da 47 pF si carica pertanto con una costante tempo di $\sim 0.3 \mu\text{sec}$. Poichè l'impulso di ingresso ha una durata di $\sim 10^{-8}$ sec, la capacità si carica a una tensione proporzionale alla carica dell'impulso di ingresso.

Quando l'impulso di ingresso è ritornato a zero, il diodo D_1 si spegne, e la capacità resta praticamente carica (costante di tempo di scarica ~ 1 msec, a causa della elevata impedenza di ingresso dei due emitter follower in cascata), fino a che non si accende il transistor T_3 . Il ritardo di accensione di T_3 è determinato dalla costante di tempo della RC sul collettore di T_2 .

Ingresso: positivo di carica compresa fra 0 e 5×10^{-10} Coulomb e durata compresa fra 5 e 50 nsec.

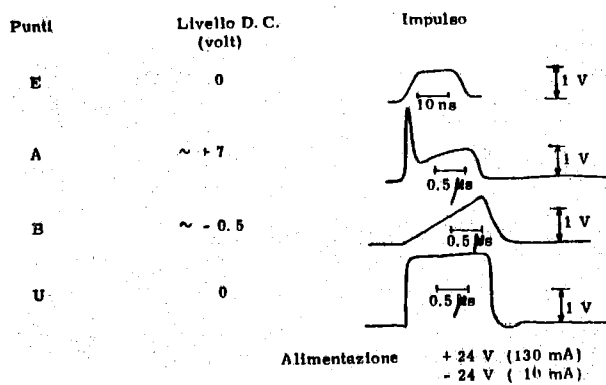


FIG. 29

Uscita: positiva; durata $\sim 1 \mu\text{sec}$; ampiezza $\sim 1 \text{ Volt}$ ogni $\sim 6 \times 10^{-11} \text{ Q}$ in ingresso; satura a circa 7 V.

In fig. 29 sono mostrate le tensioni statiche e gli impulsi in alcuni punti del circuito. In fig. 30 è mostrata l'ampiezza in uscita in funzione dell'ampiezza in ingresso, per diversi valori della durata dell'impulso in ingresso fornito dall'impulsore GI41. Si vede da tale figura che l'ampiezza in uscita è proporzionale alla carica in ingresso.

In fig. 31 è riportata una fotografia del montaggio.

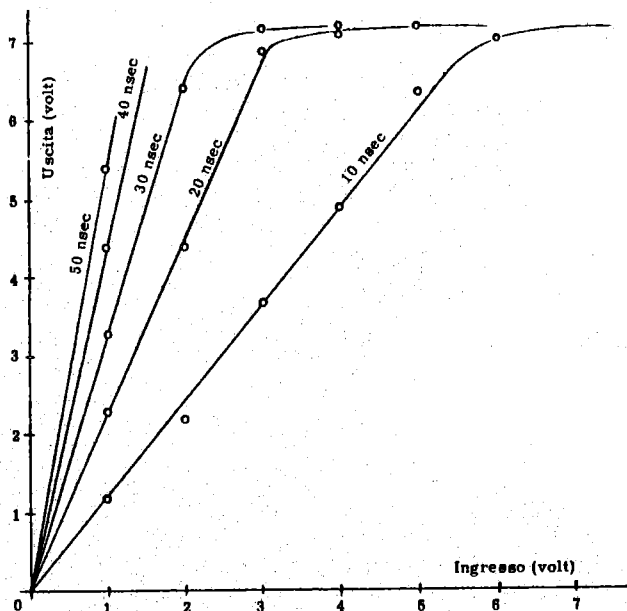


FIG. 30

10. - AMPLIFICATORE LENTO.

Per entrare in un multicanale tipo Laben, è spesso necessario disporre di impulsi di ampiezze dell'ordine di alcune decine di Volt. Abbiamo pertanto costruito un amplificatore lento (tempo di salita $\sim 80 \text{ nsec}$) da interporre fra l'integratore e il multicanale, che satura a circa 40 Volt in uscita, e con fattore di amplificazione variabile e compreso fra 2 e 7.

Lo schema di tale amplificatore è mostrato in fig. 32. L'emitter follower di ingresso (T_1) permette di avere una impedenza di ingresso pari a 125 ohm indipendentemente dalla amplificazione predisposta. Il transistor T_2 , a base bloccata, amplifica in tensione di un fattore pari circa al rapporto fra le sue resistenze di collettore e di emettitore, fattore praticamente indipendente dalle caratteristiche del transistor e dalla temperatura. Il transistor T_3 fornisce l'impulso in uscita su bassa impedenza.

Ingresso: positivo, di durata $\geq 100 \text{ nsec}$.

Uscita: positiva, tempo di salita $\sim 80 \text{ nsec}$; satura a $\sim 40 \text{ V}$.

Alimentazione: + 24 V (50 mA), - 24 V (110 mA).

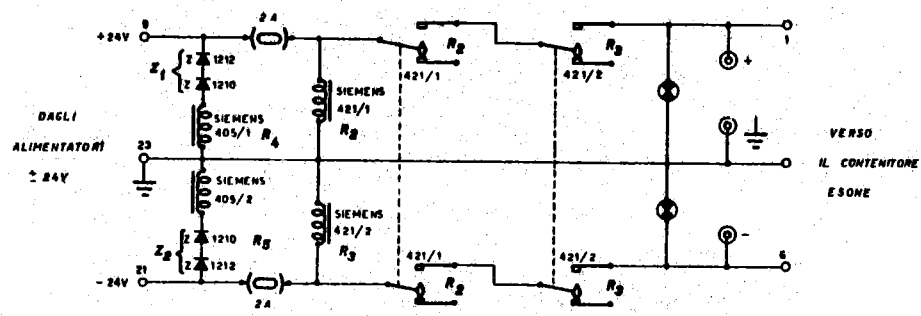
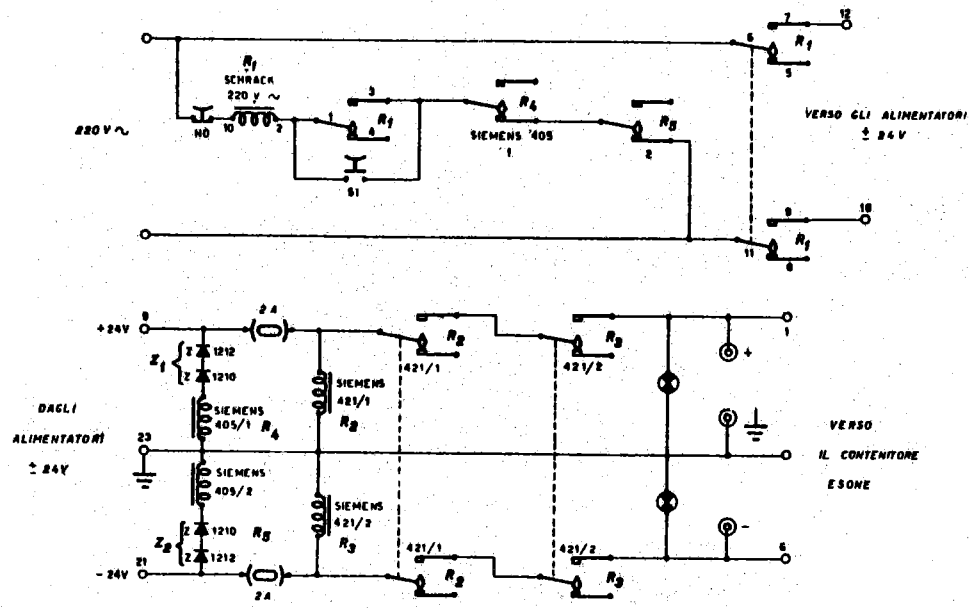
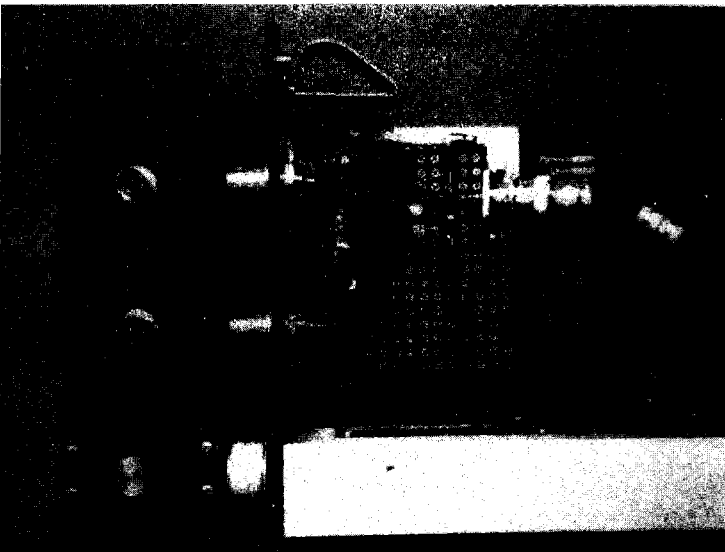
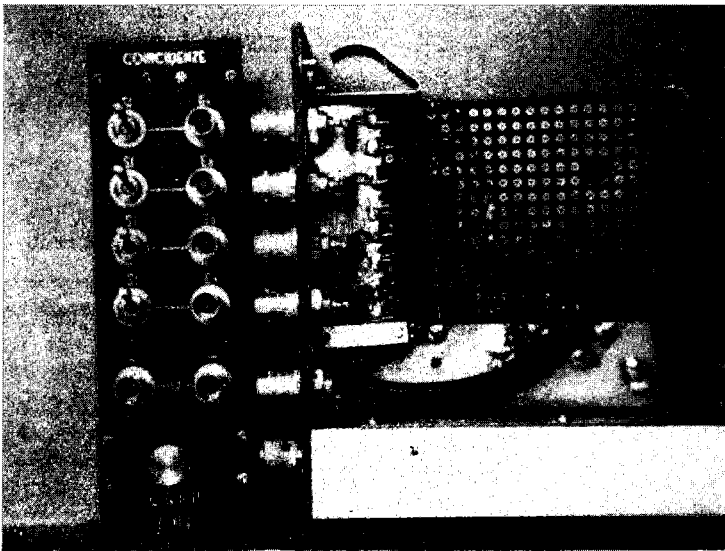
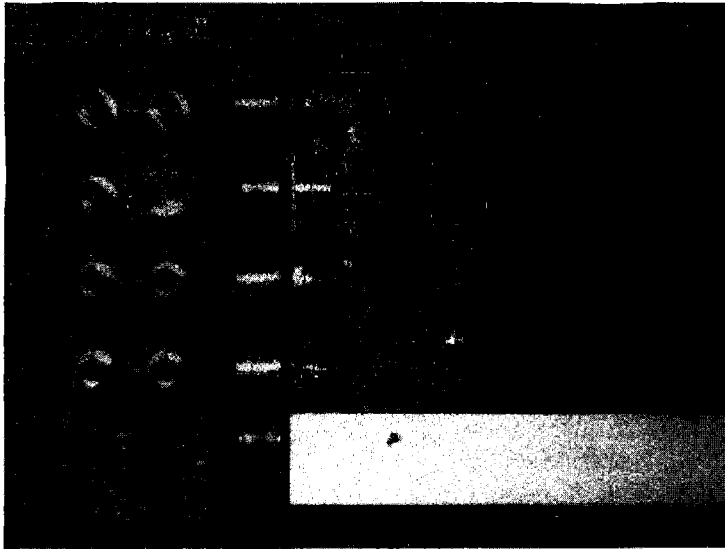
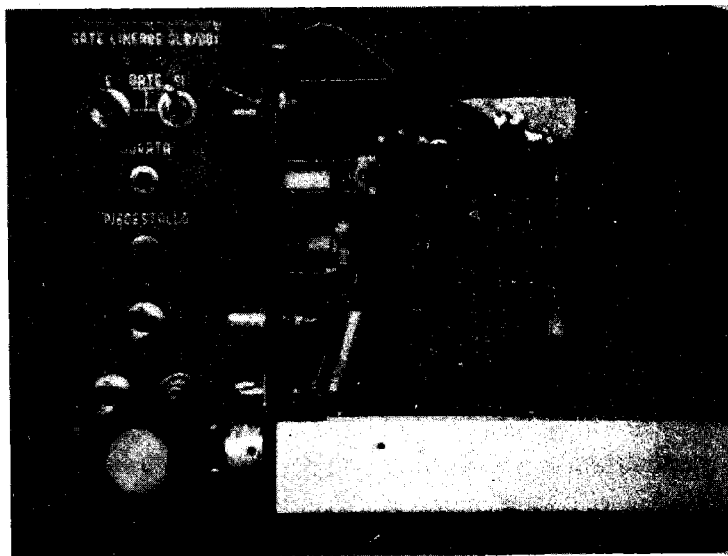
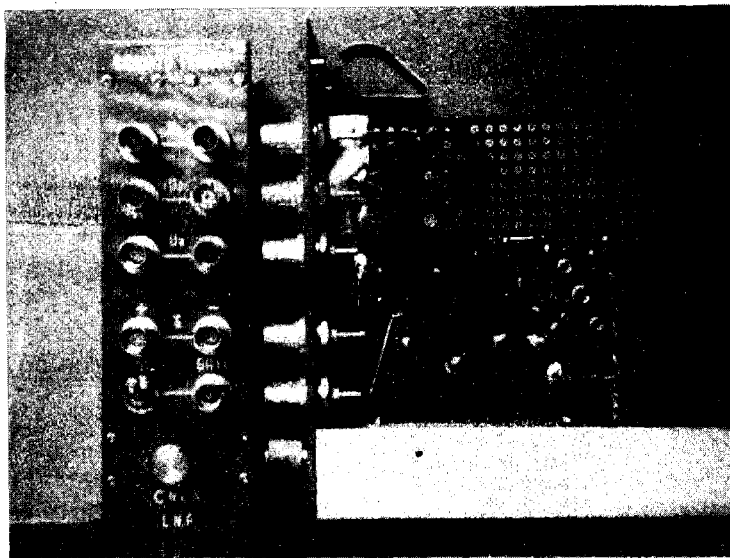
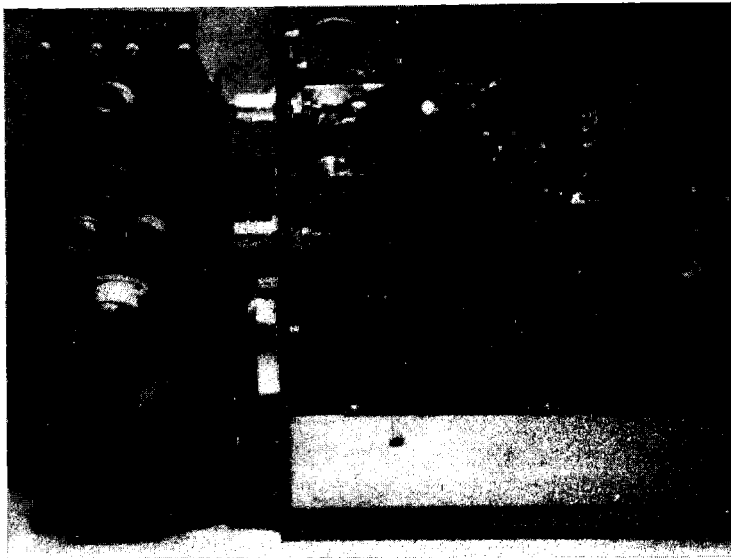


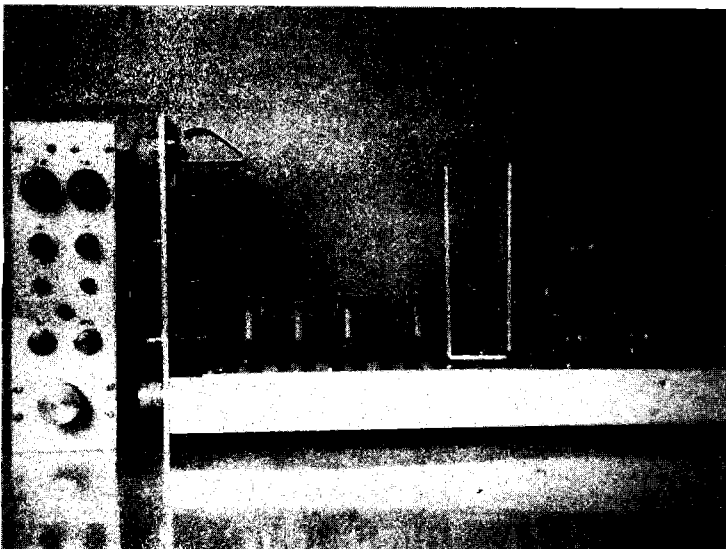
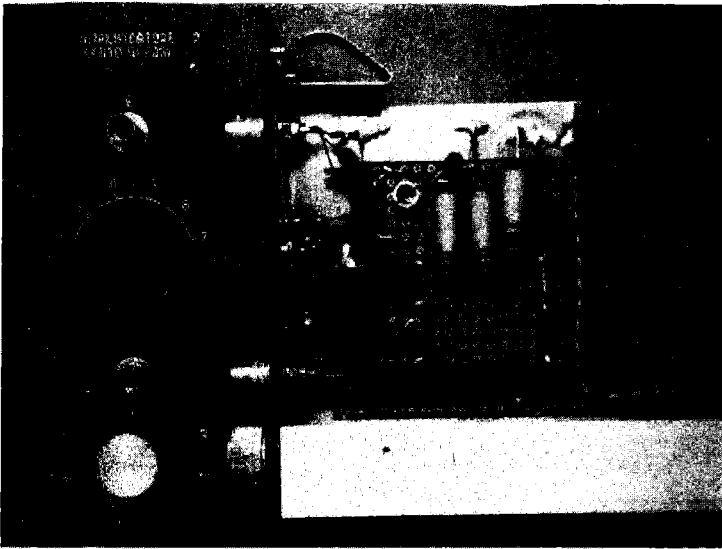
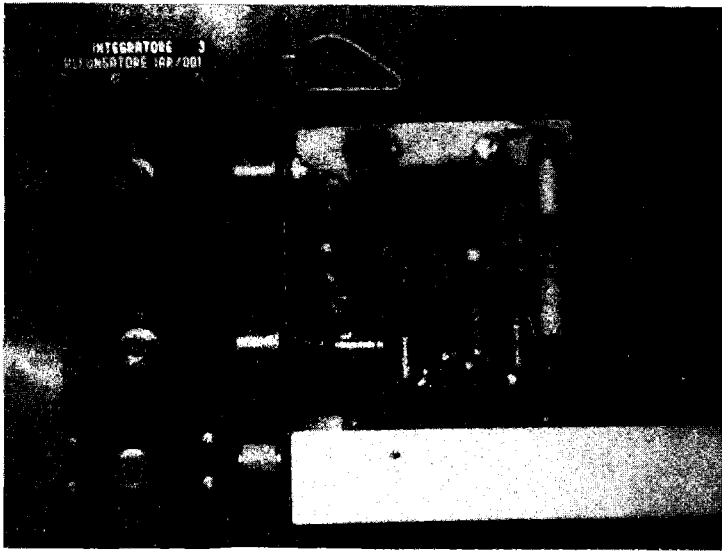
FIG. 34



Figg.
4, 9, 13



Figg.
17, 20, 27



Figg.
31, 33, 35